

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-022785

(43)Date of publication of application : 22.01.2004

(51)Int.Cl.

H01S 5/323

H01S 5/00

(21)Application number : 2002-175444

(71)Applicant : SONY CORP

(22)Date of filing : 17.06.2002

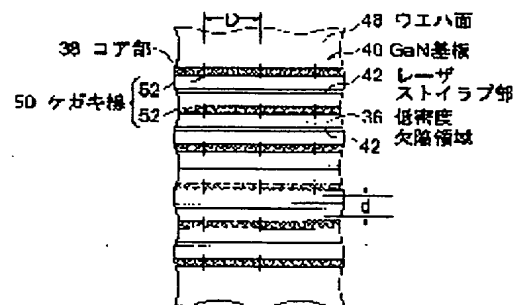
(72)Inventor : NAGANUMA KO  
TOJO TAKESHI

## (54) METHOD OF MANUFACTURING GALLIUM NITRIDE SEMICONDUCTOR DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a manufacturing method comprising an optimal process for forming a new GaN substrate into a thin film and carrying out a cleaving work when a laminated structure is provided on the new GaN substrate for manufacturing a nitride semiconductor device.

**SOLUTION:** A laser laminated structure is formed on the GaN substrate as usual. In a thin film process, the GaN substrate side of a wafer is roughly polished, and the thickness of the substrate is adjusted by polishing the wafer with diamond abrasive grains having grain diameters of 0.5 to 3  $\mu\text{m}$  in a middle polishing process. A buffing polishing platen is used in a finishing polishing process, the wafer is polished through an alumina polishing method wherein alumina abrasive grains 0.3 to 15  $\mu\text{m}$  in grain diameters are used as abrasive materials, and water is used as a polishing solution. The polished surface of the wafer is turned to a finishing surface nearly like a mirror surface, and the wafer is set as thick as prescribed. In a cleavage process, scribing lines 50 are provided on the surface 48 of the wafer on a laminated structure side with a scribing device. The scribing lines 50 are provided on cores 38 on the GaN substrate at right angles with laser stripes as leaving a gap between the cores, and the dashed scribed lines formed of scribing short lines 52 on the cores 38 are provided on the wafer through its overall length.



### LEGAL STATUS

[Date of request for examination]

06.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-22785

(P2004-22785A)

(43) 公開日 平成16年1月22日(2004.1.22)

(51) Int.Cl.<sup>7</sup>

H01S 5/323

H01S 5/00

F1

H01S 5/323 610

H01S 5/00

テーマコード(参考)

5F073

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2002-175444(P2002-175444)

(22) 出願日 平成14年6月17日(2002.6.17)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人 100095326

弁理士 畑中 芳実

(72) 発明者 長沼 香

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 東條 剛

宮城県白石市白鳥3丁目53番2号 ソニー白石セミコンダクタ株式会社内

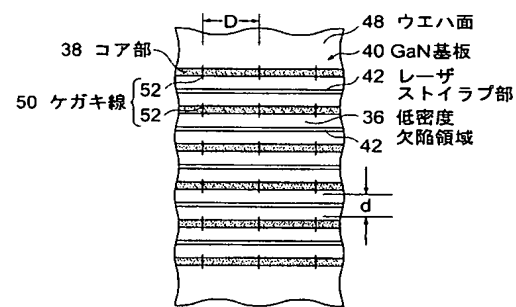
Fターム(参考) 5F073 CA07 CB02 DA32 DA34 DA35

(54) 【発明の名称】窒化ガリウム系半導体素子の製造方法

(57) 【要約】

【課題】新規GaN基板上に積層構造を設けて窒化物半導体素子を製造するに当たり、新規GaN基板の薄膜化及び劈開加工に最適な工程を有する製造方法を提供することである。

【解決手段】従来と同様にして、GaN基板上にレーザ積層構造を形成する。薄膜化工程に移行し、ウエハのGaN基板側を荒削り加工し、次いで中削り加工で、粒径が0.5 $\mu$ m以上3 $\mu$ m以下のダイヤモンドでウエハを研磨して基板厚を調整する。仕上げ削り加工ではバフ研磨定盤を使い、研磨材として粒径0.3 $\mu$ m以上15 $\mu$ m以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨によりウエハを研磨して、研磨面を鏡面に近い仕上げ面にすると共に所定の基板厚にする。劈開工程では、スクライプ装置を使ってウエハの積層構造側のウエハ面48にケガキ線50を設ける。ケガキ線は、GaN基板のコア部38とコア部との間を間隙にしてコア部上をレーザストライプに直交する方向にけがき、コア部上のケガキ短線52からなる破線状のケガキ線をウエハ全長にわたり設ける。



## 【特許請求の範囲】

## 【請求項1】

周囲の低密度欠陥領域より結晶欠陥密度が高い高密度欠陥領域が周期的な基板面上配列で基板を貫通しているGaN基板を基板とする窒化ガリウム系半導体素子の製造方法であって、

GaN基板からなるウエハ上に窒化ガリウム系半導体素子の積層構造を形成した後、GaN基板側のウエハ面を研磨して薄膜化する薄膜化工程では、GaN基板側のウエハ面の荒削り加工及び中削り加工に続く仕上げ削り加工で、研磨材として粒径 $0.3\mu\text{m}$ 以上 $15\mu\text{m}$ 以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨によりウエハのGaN基板側を研磨することを特徴とする窒化ガリウム系半導体素子の製造方法。

10

## 【請求項2】

仕上げ削り加工の前の中削り加工では、粒径が $0.5\mu\text{m}$ 以上 $3\mu\text{m}$ 以下のダイヤモンド粒でGaN基板側のウエハ面を研磨することを特徴とする請求項1に記載の窒化ガリウム系半導体素子の製造方法。

## 【請求項3】

仕上げ削り加工では、研磨するウエハ面を接触させる研磨板としてバフ定盤を使うことを特徴とする請求項1又は2に記載の窒化ガリウム系半導体素子の製造方法。

## 【請求項4】

周囲の低密度欠陥領域より結晶欠陥密度が高い高密度欠陥領域（以下、コア部と言う）が周期的な基板面上配列で基板を貫通しているGaN基板を基板とする窒化ガリウム系半導体素子の製造方法であって、

20

GaN基板からなるウエハ上に窒化ガリウム系半導体素子の積層構造を形成し、ウエハを薄膜化した後、ウエハを劈開する劈開工程でケガキ線をウエハに入れる際に、GaN基板のコア部とコア部との間で間隙を設けてコア部上をレーザストライプに直交する方向のケガキ短線だけがき、コア部上のケガキ短線からなる破線状のケガキ線をウエハ全長にわたり入れることを特徴とする窒化ガリウム系半導体素子の製造方法。

## 【請求項5】

ケガキ短線の長さは、ストライプ状のコア部の幅又はドット状のコア部の径より長く、かつ $30\mu\text{m}$ 以上であり、ケガキ短線とケガキ短線との間隙は窒化ガリウム系半導体素子のレーザストライプ部の端面幅以上であることを特徴とする請求項4に記載の窒化ガリウム系半導体素子の製造方法。

30

## 【請求項6】

コア部上を複数回けがいてコア部上にケガキ短線を形成することを特徴とする請求項4又は5に記載の窒化ガリウム系半導体素子の製造方法。

## 【請求項7】

劈開する際には、ケガキ線を入れたウエハ面がGaN基板側のウエハ面又は積層構造側のウエハ面であるかにかかわらず、積層構造側のウエハ面を下にして支持板上に載置し、GaN基板側のウエハ面上をローラで支持板に向け押圧しつつGaN基板側のウエハ面上でローラを走行させ、ウエハを劈開することを特徴とする請求項4から6のいずれか1項に記載の窒化ガリウム系半導体素子の製造方法。

40

## 【請求項8】

ウエハを劈開する劈開工程の前の薄膜化工程では、GaN基板側のウエハ面の荒削り加工及び中削り加工に続く仕上げ削り加工で、研磨材として粒径 $0.3\mu\text{m}$ 以上 $15\mu\text{m}$ 以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨によりGaN基板側のウエハ面を研磨することを特徴とする請求項7に記載の窒化ガリウム系半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

本発明は、窒化ガリウム系半導体素子の製造方法に関し、更に詳細には、新規な構成のGaN基板を基板とする窒化ガリウム系半導体素子を製造するに当たり、ウエハを研磨して

50

薄膜化する工程では、研磨欠陥を生じさせることなく薄膜化でき、次いで劈開工程では、平坦で平滑な劈開面を形成するように劈開できる、窒化ガリウム系化合物半導体の製造方法に関するものである。

【発明の属する技術分野】

【0002】

【従来の技術】

窒化ガリウム系（以下、GaN系と言う）半導体レーザ素子は、青色から紫外域のレーザ光を出射できる半導体レーザ素子として注目を集めている。

半導体レーザ素子は、発光層の一部のみに光を閉じ込めて横モードを制御するために、レーザストライプ構造を形成してレーザストライプ構造に光を閉じ込める構成を備えている。GaN系半導体レーザ素子も、レーザストライプ構造に従って、基本的には、利得導波型GaN系半導体レーザ素子と屈折率導波型GaN系半導体レーザ素子とに大別される。

【0003】

ここで、図4を参照して、例えば、n型GaN基板上に形成され、屈折率導波型のレーザストライプ構造を備えるGaN系半導体レーザ素子の基本的構成を説明する。図4は屈折率導波型のストライプ構造を備えたGaN系半導体レーザ素子の基本的構成を説明する基板断面図である。

屈折率導波型GaN系半導体レーザ素子10は、図4に示すように、n型GaN基板12上に、順次成長した、n型AlGaNクラッド層14、n型GaN光ガイド層16、InGaN活性層18、p型GaN光ガイド層20、p型AlGaNクラッド層22、及びp型GaNコンタクト層24の積層構造を有している。

【0004】

p型GaNコンタクト層24及びp型AlGaNクラッド層22の上部は、横方向の実効屈折率が異なるリッジ構造として形成され、レーザストライプ方向に延在して実効屈折率差により横方向の光閉じ込めを行うレーザストライプ部26を構成している。

p側電極30がp型GaNコンタクト層24上にオーミックに接続され、n型GaN基板12の裏面には、n側電極32がオーミックに接続されている。図4中、28はSiO<sub>2</sub>膜等の絶縁膜である。

【0005】

図示しないが、利得導波型のGaN系半導体レーザ素子は、基本的には、屈折率導波型GaN系半導体レーザ素子10と同じ積層構造を備え、例えば埋め込み型であれば、メサ状の活性層領域が、レーザストライプ方向に形成されたpn接合分離等による電流狭窄構造により埋め込まれて電流狭窄され、レーザストライプ部を構成している。

【0006】

次いで、図5を参照して、積層構造の形成後の加工を主にして、GaN系半導体レーザ素子10の作製方法を説明する。図5(a)から(e)は、それぞれ、GaN系半導体レーザ素子を製造する際の研磨及び劈開手順を説明する斜視図である。

まず、n型GaN基板12上に、つまりn型GaNからなるウエハ上に、GaN系化合物半導体層をMOCVD法等によりエピタキシャル成長させて、図4に示す積層構造を形成し、次いでフォトリソグラフィ処理、エッチング加工等を行ってリッジ構造を形成し、続いてリッジ構造上にp側電極30を形成し、図5(a)に示すように、n側電極32を形成する前の状態のウエハを作製する。

【0007】

n側電極32を形成するに当たり、n型GaN基板12の裏面を研磨して、図5(b)に示すように、n型GaN基板12の基板厚を100μm程度に基板の薄膜化する。薄膜化工程の最終仕上げステップでは、鏡面を出すために、研磨粒としてコロイダルシリカなどを、研磨液としてアルカリ系の溶液などを使ったメカノケミカルポリッシュ（以下、MCPと表記する）という化学的研磨（エッチング）と物理的研磨を併せた方法が用いられる。

次いで、研磨した基板裏面にn側電極32を構成する金属膜を蒸着させる。

10

20

30

40

50

## 【 0 0 0 8 】

次いで、図 5 (c) に示すように、レーザストライプ方向に直交する方向にダイヤモンド・カッタでウエハの端部にケガキ線を入れる。ケガキ線の間隔がレーザ共振器長になる。次に、ケガキ線を入れた面の裏側からウエハを押圧して、ケガキ線を拡開するようにして、劈開し、図 5 (d) に示すように、劈開面を出射端面とするレーザ・バーを形成する。続いて、レーザ・バーの劈開面に直交する方向、つまりレーザストライプ方向にケガキ線を入れて分割し、図 5 (e) に示すように、チップ化する。

## 【 0 0 0 9 】

## 【 発明が解決しようとする課題 】

ところで、G a N 系半導体レーザ素子の基板とすることができるといえるような、結晶欠陥の少ない大径の G a N 単結晶基板を工業的に作製することは、従来、極めて難しかったが、最近、新規な技術に基づく大径の G a N 単結晶基板が開発されつつある。

新規な構成の G a N 単結晶基板 3 4 は、図 6 に示すように、周囲の低密度欠陥領域 3 6 より結晶欠陥密度が高い高密度欠陥領域（以下、コア部と言う） 3 8 が、周期的な基板面上配列で基板を貫通している。図 6 (a) 及び (b) は、それぞれ、コア部及び低密度欠陥領域を説明する G a N 基板の斜視図及び断面図である。

コア部の配列パターンは、自在であって、例えばドット状の分散型パターンとして、図 7 (a) に示すような六方格子状の配列、図 7 (b) に示すような正方形格子状の配列、及び図 7 (c) に示すような長方形格子状の配列等がある。

## 【 0 0 1 0 】

また、コア部の配列パターンは、上述のような分散型パターンだけではなく、例えば図 8 (a) に示すように、点状のコア部が断続して線状に配置されたもの、更には図 8 (b) に示すように、コア部が線状に連続しているものも作製可能である。

図 7 及び図 8 中、4 0 は後述する半導体レーザ素子の積層構造が形成される基板領域の G a N 基板、4 2 は G a N 基板 4 0 に形成された半導体レーザ素子のレーザストライプ部を示す。

## 【 0 0 1 1 】

上述の G a N 単結晶基板は、特開 2 0 0 1 - 1 0 2 3 0 7 号公報に開示された技術を改良し、低密度欠陥領域中に発生するコア部の位置を制御することにより、開発されたものである。

G a N 単結晶の基本的な結晶成長メカニズムは、G a N 単結晶がファセット面からなる斜面を維持して成長することにより、転位を伝播させ、所定の位置に転位を集合させる。このファセット面により成長した領域は、転位の移動により、低欠陥領域となる。

一方、そのファセット面斜面下部には、明確な境界を持った高密度の欠陥領域を生成しつつ成長が行われ、転位は、高密度の欠陥領域の境界あるいはその内部に集合し、ここで消滅あるいは蓄積する。

## 【 0 0 1 2 】

この高密度の欠陥領域の形状によって、ファセット面の形状も異なる。欠陥領域が、ドット状の場合は、そのドットを底としてファセット面が取り巻き、ファセット面からなるピットを形成する。

また、欠陥領域が、ストライプ状の場合は、ストライプを谷底としてその両側にファセット面傾斜面を有し、横に倒した 3 角形のプリズム状のファセット面となる。

## 【 0 0 1 3 】

この高密度の欠陥領域は、いくつかの状態があり得る。例えば、多結晶からなる場合がある。また、単結晶であるが、周りの低密度欠陥領域に対して、微傾斜している場合もある。また、周りの低欠陥領域に対して、C 軸が反転している場合もある。こうして、この高密度の欠陥領域は、明確な境界を有しており、周りとは区別される。

この高欠陥密度領域を有して成長することにより、その周りのファセット面を埋め込むことなく、ファセット面を維持して成長を進行させることができる。

その後、G a N 成長層の表面を研削、研磨を施すことにより、表面を平坦化し、基板とし

10

20

30

40

50

て使用できる形態とすることができる。

【0014】

この高密度の欠陥領域を形成する方法は、下地基板上にGa<sub>2</sub>Nを結晶成長する際に、コア部を形成する場所に種を予め形成しておくことにより、コア部を生成させることができる。その種としては、種となる微小領域に、非晶質あるいは多結晶の層を形成する。その上から、Ga<sub>2</sub>Nを成長することで、丁度その種の領域に高密度の欠陥領域、つまりコア部を形成することが出来る。

【0015】

Ga<sub>2</sub>N単結晶基板の具体的な製造方法としては、次の通りである。まず、Ga<sub>2</sub>N層を成長させる下地基板を用いる。下地基板は、必ずしも特定せず、一般的なサファイア基板でも良いが、後工程で下地基板を除去することを考慮すると、GaAs基板等が好ましい。下地基板の上に、例えば、SiO<sub>2</sub>層からなる種を規則的に、例えば周期的に形成する。種の形状は、コア部の配列、形状に従って、ドット状、あるいはストライプ状である。

【0016】

その後、HVPE法(Hydride Vapor Phase Epitaxy)にて、Ga<sub>2</sub>Nを厚膜成長する。成長後、表面には、種のパターン形状に応じたファセット面が形成される。例えば、種がドット状のパターンの場合は、ファセット面からなるピットが規則正しく形成され、種がストライプ状の場合は、プリズム状のファセット面が形成される。

【0017】

Ga<sub>2</sub>N層を成長させた後、下地基板を除去し、さらに、Ga<sub>2</sub>Nの厚膜層を研削加工、研磨加工して表面を平坦化する。それによって、Ga<sub>2</sub>N基板を製造することができる。Ga<sub>2</sub>N基板の厚さは、自由に設定出来る。

この様にして作製されたGa<sub>2</sub>N基板は、c面が主面であり、その中に、所定のサイズのドット状あるいはストライプ状のコア部が規則正しく形成された基板となっている。コア部以外の単結晶領域は、コア部に比べて、転位密度が著しく低い低密度欠陥領域となっている。

【0018】

しかし、上述のようにして製造された新規な構成のGa<sub>2</sub>N基板(以下、新規Ga<sub>2</sub>N基板と言う)上にGa<sub>2</sub>N系半導体レーザ素子の積層構造を形成したウエハを、前述した従来の研磨法及びケガキ法を適用して、薄膜化し、劈開しようとしたとき、以下のような問題が生じた。

第1の問題は、薄膜化の際、コア部の欠陥密度及び極性が低欠陥密度領域と異なるために、コア部が研磨され難く、研磨面から突出した高い突起として残ることである。その結果、突起が電極蒸着或いは劈開加工の邪魔になる。例えば突起がピンポイントとなって、ウエハの劈開が不規則になったり、割れ易くなったりする。また、劈開のためのケガキ線を正確に入れることが難しい。

【0019】

第2の問題はケガキ線形成の問題である。薄膜化後、レーザ・バー形成の際に、GaAs基板等の劈開性の高い基板であれば、前述のように、ウエハ端部にケガキ線を入れるだけで、ウエハを劈開することができるが、Ga<sub>2</sub>N基板等の比較的劈開性の弱い基板は、ウエハの全長にわたって劈開予定線に沿ってケガキ線を入れないと、劈開予定線に沿って直線状に劈開することが難しい。

しかし、ウエハの全長にわたりケガキ線を入れようとしても、基板の積層構造側にはレーザストライプが設けてあるために、ウエハ全長にわたり直線のケガキ線を入れることは許されない。

また、ウエハ裏面、つまり研磨した側のウエハ面にケガキ線を入れようすると、上述の突起が邪魔して、ケガキ線を直線に入れることが難しい。そのため、ケガキ線のガタツキが劈開面に影響して、平坦で平滑な劈開面を得ることができない。

【0020】

以上の説明では、GaN系半導体レーザ素子を例に挙げて説明したが、この問題はGaN系半導体レーザ素子に限らず、新規GaN基板を基板とする窒化ガリウム系半導体素子の製造全般に該当する問題である。

そこで、本発明の目的は、新規GaN基板上に化合物半導体積層構造を設けて、窒化物半導体素子を製造するにあたり、新規GaN基板の薄膜化及び劈開加工に最適な工程を有する製造方法を提供することである。

#### 【0021】

##### 【課題を解決するための手段】

本発明者は、新規GaN基板の薄膜化に際し、コア部が突起として残留しないようにするために、従来のMPCに代わる仕上げ研磨ステップの研磨方法を開発することにした。そして、種々の研磨材、研磨液、及び研磨定盤による研磨方法を開発し、試験した結果、特定粒径のアルミナを研磨材とし、水を研磨液とする物理研磨により、コア部を残留させないように研磨できることを見出した。

一方、ウエハの劈開に関して、本発明者は、GaN基板は劈開性に乏しいために、従来のようにウエハ端部のみならず劈開予定線の全線に沿ってけがくことが必要であるものの、GaN基板にケガキ線を入れて劈開すると、ケガキ線を入れた部分の劈開面は平滑面になり難く、ケガキ線を入れていない部分の劈開面は平坦面になることを見出した。

#### 【0022】

更に、ケガキ線と劈開面との関係に関連して、本発明者は、前述の新規GaN基板40上に形成されたGaN系半導体レーザ素子44のレーザストライプ部42が、図9に示すように、コア部38上ではなく、コア部38の間の低欠陥密度領域36に形成されていることに注目した。図9は新規GaN基板を基板とするGaN系半導体レーザ素子の構成を説明する基板断面図である。尚、図9中の46は積層構造に転移した高密度欠陥領域を示す。

新規GaN基板40上にGaN系半導体レーザ素子を形成するときには、レーザストライプ部42は、コア部38の配列のいかんを問わず、平面的には、図7(a)から(c)並びに図8(a)及び(b)に示すように、それぞれ、コア部38とコア部38との間の低欠陥密度領域36に形成される。

そこで、本発明者は、平滑で平坦な劈開面を形成するようにウエハにケガキ線を入れるに当たり、ウエハの劈開予定線全線上に存在する全てのコア部38上にケガキ短線をけがいて、コア部38上のケガキ短線の直線的配列からなる断続的な破線状のケガキ線を形成し、次いでケガキ線に沿ってウエハを劈開することを着想した。

#### 【0023】

そして、本発明者は、レーザストライプ部42がコア部38とコア部38との間に形成されているので、コア部38上にケガキ線を入れても、レーザストライプ部42の構造、特性がケガキ線のために影響されるようなことがないことを実験により確認した。

更に、本発明者は、コア部38上にケガキ線を入れることによりコア部38の劈開面が平滑面にならなくても、コア部38の劈開面は出射端面ではないので、レーザ特性に与える影響が殆ど無いことも確認した。

#### 【0024】

上記目的を達成するために、上述の知見に基づいて、本発明に係る窒化ガリウム系半導体素子の製造方法（以下、第1の発明方法と言う）は、周囲の低密度欠陥領域より結晶欠陥密度が高い高密度欠陥領域が周期的な基板面上配列で基板を貫通しているGaN基板を基板とする窒化ガリウム系半導体素子の製造方法であって、

GaN基板からなるウエハ上に窒化ガリウム系半導体素子の積層構造を形成した後、GaN基板側のウエハ面を研磨して薄膜化する薄膜化工程では、GaN基板側のウエハ面の荒削り加工及び中削り加工に続く仕上げ削り加工で、研磨材として粒径0.3μm以上15μm以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨によりウエハのGaN基板側を研磨することを特徴としている。

#### 【0025】

第1の発明方法の薄膜化工程のアルミナ研磨で、粒径 $0.3\mu\text{m}$ 以上 $15\mu\text{m}$ 以下のアルミナ研磨粒を研磨材に使うのは、粒径 $0.3\mu\text{m}$ 以下のアルミナ研磨粒を研磨材として使うと、MCPと同様のコア部残りが発生するからである。また、粒径 $15\mu\text{m}$ 以上のアルミナ研磨粒を研磨材として使うと、研磨粒が大き過ぎて、鏡面仕上げを行うことが難しくなるからである。更には、物理研磨とするために、アルカリ研磨液に代えて水を研磨液としている。尚、粒径が小さいと、研磨に要する時間が長くなるので、望ましくは、粒径は $10\mu\text{m}$ 以上 $15\mu\text{m}$ である。

第1の発明方法では、ダイヤモンド砥粒で研磨する荒削り及び中削りの後に、鏡面出しのための仕上げ研磨で、従来のMCPに代えて、アルミナ研磨を行うことのより、コア部残り、ウエハ反り、研磨傷の発生等のない薄膜化を行うことができる。

10

#### 【0026】

仕上げ削り加工の前の中削り加工では、粒径が $0.5\mu\text{m}$ 以上 $3\mu\text{m}$ 以下のダイヤモンド砥粒でGaN基板側のウエハ面を研磨する。中削り加工で粒径が $3\mu\text{m}$ 以上のダイヤモンド砥粒で研磨すると、仕上げ削りに要する時間が長くなり、作業能率が悪くなるからである。逆に粒径が $0.5\mu\text{m}$ 以下のダイヤモンド砥粒で研磨すると、MCPと同様なコア部残りが仕上げ工程の前に発生し、仕上げ工程で除去することが難しくなるからである。

仕上げ削り加工では、研磨するウエハ面を接触させる研磨板としてバフ研磨定盤を使う。バフ研磨定盤を使ってアルミナ研磨を行うことにより、良好な鏡面研磨を行うことができる。

#### 【0027】

上記目的を達成するために、本発明に係る窒化ガリウム系半導体素子の別の製造方法（以下、第2の発明方法と言う）は、周囲の低密度欠陥領域より結晶欠陥密度が高い高密度欠陥領域（以下、コア部と言う）が周期的な基板面上配列で基板を貫通しているGaN基板を基板とする窒化ガリウム系半導体素子の製造方法であって、GaN基板からなるウエハ上に窒化ガリウム系半導体素子の積層構造を形成し、ウエハを薄膜化した後、ウエハを劈開する劈開工程でケガキ線をウエハに入れる際に、GaN基板のコア部とコア部との間で間隙を設けてコア部上をレーザストライプに直交する方向のケガキ短線だけがき、コア部上のケガキ短線からなる破線状のケガキ線をウエハ全長にわたりに入れることを特徴としている。

20

#### 【0028】

連続した直線状のケガキ線をウエハ全長にわたって入れると、劈開面が良好な平滑面でなくなり、逆にウエハの周辺部にのみケガキ線を設けた場合には、ウエハの劈開予定線に沿って劈開することが難しくなる。

第2の発明方法では、GaN基板のコア部上をレーザストライプに直交する方向にけがき、ウエハの劈開予定線の全長にわたりケガキ線を形成しているので、劈開性に乏しいGaN基板を正確に劈開することができる。しかも、コア部とコア部との間を間隙にして、つまりコア部とコア部との間を飛ばしているので、コア部とコア部との間を形成されているレーザストライプの部分の劈開面にケガキ線による損傷を与えることがない。

30

#### 【0029】

第2の発明方法の好適な実施態様では、コア部上を複数回、例えば2回ないし3回けがいてコア部上のケガキ短線を形成する。コア部上は比較的硬度が高く、1回で所要深さのケガキ線を入れると、クラックが発生するおそれがあるので、浅いケガキ線を複数回けがいて、所要深さのケガキ短線を設けることが望ましい。

40

また、ケガキ短線の長さは、ストライプ状のコア部の幅又はドット状のコア部の径より長く、かつ $30\mu\text{m}$ 以上であり、ケガキ短線どケガキ短線との間隙は窒化ガリウム系半導体素子のレーザストライプ部の端面幅以上である。

ケガキ線を入れるウエハ面は、GaN基板側のウエハ面でも、また、積層構造側のウエハ面でも良いが、GaN基板側のウエハ面にケガキ線を入れるときには、積層構造側のウエハ面の周辺部に劈開の開始点となる短いケガキ線を入れることが好ましい。

#### 【0030】

50



劈開する際には、ケガキ線を入れたウエハ面がGaN基板側のウエハ面又は積層構造側のウエハ面であるかにかかわらず、積層構造側のウエハ面を下にして支持板上に載置し、GaN基板側のウエハ面上をローラで支持板に向け押圧しつつGaN基板側のウエハ面上でローラを走行させ、ウエハを劈開する。

ウエハのGaN基板側を下にしてローラで押圧すると、ウエハのGaN基板側をローラで下方に押圧する場合に比べて、劈開面の平滑度が悪いからである。

尚、第1の発明方法に次いで第2の発明方法を適用することもできる。

#### 【0031】

第1及び第2の発明方法は、コア部が周期的な基板面上配列で基板を貫通しているGaN基板を基板として窒化ガリウム系半導体素子を製造する限り、半導体レーザ素子、発光ダイオード、電子デバイス等の窒化ガリウム系半導体素子の構成に制約なく適用できる。また、窒化ガリウム系半導体レーザ素子を製造する際には、窒化ガリウム系半導体レーザ素子の構成、例えば光閉じ込め構造、電流狭窄構造等の構成に制約なく適用でき、また利得導波型及び屈折率導波型の区別なく適用できる。

#### 【0032】

##### 【発明の実施の形態】

以下に、添付図面を参照し、実施形態例を挙げて本発明の実施の形態を具体的かつ詳細に説明する。

##### 実施形態例

本実施形態例は、第1及び第2の発明方法に係る窒化ガリウム系半導体素子の製造方法をGaN系半導体レーザ素子の製造に適用した実施形態の一例である。図1は本実施形態例の方法に従ってGaN基板からなるウエハ上にケガキ線を入れる際のけがき方法を説明する平面図、図2(a)から(c)は、それぞれ、劈開する際の各工程を説明する図である。

本実施形態例では、周囲の低密度欠陥領域36より結晶欠陥密度が高いコア部38が周期的な基板面上配列で基板を貫通しているGaN基板40を基板として用い、図9に示す構成のGaN系半導体レーザ素子44を製造する。本実施形態例では、図8(b)に示すGaN基板40を基板としている。

#### 【0033】

先ず、従来と同様にして、GaN系半導体レーザ素子44を構成する積層構造、光閉じ込め構造、及び電流狭窄構造をGaN基板40からなるウエハのc面上に形成する。

続いて、絶縁膜28を成膜し、絶縁膜28を開口してp型GaNコンタクト層24上にp側電極30をウエハのa面と平行な方向に形成する。これにより、劈開し易いウエハのm面を劈開面とすることができる。

#### 【0034】

次いで、薄膜化工程に移行し、GaN基板側のウエハ面を研磨して薄膜化する。本実施形態例の薄膜化工程では、ウエハのGaN基板側を荒削り加工し、次いで中削り加工で、粒径が0.5 $\mu$ m以上3 $\mu$ m以下のダイヤモンド粒でGaN基板側のウエハ面を研磨して、所定の設計厚さ+仕上げ研磨しろの厚さ、例えば60 $\mu$ mから120 $\mu$ mに基板厚を調整する。仕上げ研磨しろは、通常、5 $\mu$ m～10 $\mu$ mである。

#### 【0035】

中削り加工に続く仕上げ削り加工では、研磨定盤としてバフ研磨定盤を使い、研磨材として粒径0.3 $\mu$ m以上15 $\mu$ m以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨により研磨する。そして、GaN基板側のウエハ面を5 $\mu$ mから10 $\mu$ m程度研磨して、研磨面を鏡面に近い仕上げ面にすると共に基板厚を所定の設計厚さ50 $\mu$ m～120 $\mu$ mにする。ウエハを研磨し過ぎて薄くなると、研磨作業中に割れることもあるので、注意を要する。

研磨装置は、既知の構成であって、回転するバフ研磨定盤にアルミナ研磨粒と水とを供給し、バフ研磨定盤と反対方向にウエハを回転させつつGaN基板側のウエハ面をバフ研磨定盤に接触させて研磨する。

10

20

30

40

50

## 【 0 0 3 6 】

次いで、劈開工程に移行する。劈開工程では、先ず、スクライプ装置を使って、図 1 に示すように、積層構造側のウエハ面 4 8 にケガキ線 5 0 を入れる。

ケガキ線 5 0 を入れる際には、G a N 基板 4 0 のコア部 3 8 とコア部 3 8 との間を間隙にしてコア部 3 8 上をレーザストライプ部 4 2 に直交する方向にけがいてケガキ短線 5 0 を入れ、コア部 3 8 上のケガキ短線 5 2 からなる破線状のケガキ線 5 9 をウエハの劈開予定線の全長にわたり形成する。尚、ウエハの積層構造側のウエハ面 4 8 にケガキ線を入れる場合には、コア部 3 8 上とは、実際にはコア部 3 8 の延長部 4 6 上を意味する。以下も、同様である。

## 【 0 0 3 7 】

本実施形態例では、ケガキ短線 5 2 の長さは、コア部 3 8 の幅より長く、レーザストライプ部 4 2 に達しない長さ、例えば  $30\mu\text{m}$  である。また、ケガキ短線 5 2 と隣のケガキ短線 5 2 との間隔  $d$  は、G a N 系半導体レーザ素子 4 4 のレーザストライプ部 4 2 のレーザストライプ幅  $W$  (図 9 参照) 以上である。本実施形態例では、レーザストライプ幅  $W$  が  $1.6\mu\text{m}$  であって、間隔  $d$  は  $300\mu\text{m}$  である。尚、G a N 系半導体レーザ素子 4 4 のチップ幅は  $384\mu\text{m}$  である。

ケガキ線 5 0 とケガキ線 5 0 との間隔  $D$  は、G a N 系半導体レーザ素子 4 4 の共振器長、例えば  $700\mu\text{m}$  である。

ケガキ短線 5 2 を入れる際には、コア部 3 8 上を複数回、例えば 2 回ないし 3 回けがいてケガキ短線 5 2 を形成する。

## 【 0 0 3 8 】

次いで、劈開作業に移る。劈開するやり方には種々あるものの、例えば次のようにして劈開する。

先ず、図 2 ( a ) に示すように、ケガキ線 5 0 を入れた積層構造側のウエハ面 4 8 と反対側の面を粘着シート 5 4 に粘着させる。

次いで、図 2 ( b ) に示すように、積層構造側のウエハ面 4 8 を下にしてウエハ 4 0 をゴム台 5 6 上に固定する。つまり、ケガキ線 5 0 を入れた積層構造側のウエハ面 4 8 をゴム台 5 6 上に接触させる。続いて、ウエハ面 4 8 の劈開予定線より長い長さのローラ 5 8 で粘着シート 5 4 上からウエハ 4 0 をゴム台 5 6 に押圧しつつローラ 5 8 を回転させてケガキ線 5 0 に直交する方向に走行させる。

これにより、ケガキ線 5 0 を拡開してウエハ 4 0 を劈開し、図 2 ( c ) に示すように、バール幅が共振器長に等しいレーザバー 6 0 を作製することができる。作製されたレーザバー 6 0 は、コア部 3 8 の端部劈開面 6 2 が平滑面でないものの、レーザストライプ 4 2 の端部劈開面 6 4 は極めて平滑で平坦な面として劈開されている。

## 【 0 0 3 9 】

次いで、従来と同様にして、レーザバー 6 0 をレーザストライプ方向にチップ幅毎に分割してチップ化する。

これにより、新規な G a N 基板 4 0 上に形成された G a N 系半導体レーザ素子 4 4 を作製することができる。

## 【 0 0 4 0 】

本実施形態例では、中削り加工で、粒径が  $0.5\mu\text{m}$  以上  $3\mu\text{m}$  以下のダイヤモンド粒で G a N 基板側のウエハ面を研磨し、次いで仕上げ削り加工で、研磨定盤としてバフ研磨定盤を使い、研磨材として粒径  $0.3\mu\text{m}$  以上  $15\mu\text{m}$  以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨により、G a N 基板側のウエハ面を  $5\mu\text{m}$  から  $10\mu\text{m}$  程度研磨している。

これにより、クラック、コア部残り、基板反り等の研磨欠陥を発生させることなく、基板厚が所定の設計厚さ  $50\mu\text{m}$  ~  $120\mu\text{m}$  であって、鏡面に近い仕上げ面に有するようにウエハを薄膜化することができる。

## 【 0 0 4 1 】

また、G a N 基板のコア部 3 8 とコア部 3 8 との間を間隙にしてコア部 3 8 上をレーザス

10

20

30

40

50

トライブ部 42 に直交する方向にけがいてケガキ短線 50 を入れ、コア部 38 上のケガキ短線 52 からなる破線状のケガキ線 50 をウエハの劈開予定線の全長にわたり設けている。

これにより、平滑かつ平坦な劈開面をレーザストライブ部 42 の端部に有するレーザバー 60 を作製することができる。

#### 【0042】

本実施形態例では、コア部 38 がストライブ状に形成されている GaN 基板 40 を例にしているが、図 6 (a) から (c) に示すようなドット状のコア部を有する GaN 基板であっても、例えば図 3 に示すように、ドット状のコア部 38 上にケガキ短線 52 をけがき、ケガキ短線 52 からなる破線状のケガキ線 50 を設けることにより、本実施形態例と同様にしてウエハを劈開することができる。

また、本実施形態例では、積層構造側のウエハ面 48 にケガキ線 50 を設けているが、ウエハ面 48 とは反対側、つまり GaN 基板側のウエハ面にケガキ線を設けても良い。但し、GaN 基板側のウエハ面にケガキ線を設けるときのにも、積層構造側のウエハ面 48 の周辺部に劈開基端となるケガキ短線を設け、かつ積層構造側のウエハ面 48 を下にして、ケガキ線を設けた GaN 基板側のウエハ面をローラで押圧する。

#### 【0043】

##### 【発明の効果】

第 1 の発明方法によれば、ウエハの GaN 基板側の荒削り加工、及び中削り加工に続く仕上げ削り加工で、研磨材として粒径  $0.3\mu\text{m}$  以上  $15\mu\text{m}$  以下のアルミナ研磨粒を、研磨液として水を使用するアルミナ研磨によりウエハの基板側を研磨することにより、クラック、コア部残り、基板反り等の研磨欠陥を発生させることなく、所定の基板厚で、鏡面に近い仕上げ面に有するようにウエハを薄膜化することができる。

#### 【0044】

第 2 の発明方法によれば、コア部とコア部との間を間隙にして GaN 基板のコア部上をレーザストライブ部に直交する方向にけがいてケガキ短線を入れ、コア部上のケガキ短線からなる破線状のケガキ線をウエハの劈開予定線の全長にわたり設け、次いでケガキ線に沿って劈開する。

これにより、コア部を有する GaN 基板であっても、平滑で平坦な劈開面をレーザストライブ部の端面として形成することができる。従って、平坦性の良い光共振面を有する窒化ガリウム系半導体素子、例えば良好なレーザ発振が可能な窒化ガリウム系半導体レーザ素子を高い歩留まりで製造することができる。

#### 【図面の簡単な説明】

【図 1】実施形態例の方法に従って GaN 基板からなるウエハ上にケガキ線を入れる際のけがき方法を説明する平面図である。

【図 2】図 2 (a) から (c) は、それぞれ、劈開する際の各工程を説明する図である。

【図 3】実施形態例の方法に従って別のコア部配列の GaN 基板からなるウエハ上にケガキ線を入れる際のけがき方法を説明する平面図である。

【図 4】屈折率導波型のストライブ構造を備えた GaN 系半導体レーザ素子の基本的構成を説明する基板断面図である。

【図 5】図 5 (a) から (e) は、それぞれ、GaN 系半導体レーザ素子を製造する際の研磨及び劈開手順を説明する斜視図である。

【図 6】図 6 (a) 及び (b) は、それぞれ、コア部を説明する GaN 基板の斜視図及び断面図である。

【図 7】図 7 (a) から (c) は、それぞれ、コア部の配列を示す基板の平面図である。

【図 8】図 8 (a) 及び (b) は、それぞれ、コア部の配列を示す基板の平面図である。

【図 9】新規 GaN 基板を基板とする GaN 系半導体レーザ素子の構成を説明する基板断面図である。

#### 【符号の説明】

10 …… 屈折率導波型 GaN 系半導体レーザ素子、12 …… n 型 GaN 基板、14 …… n

10

20

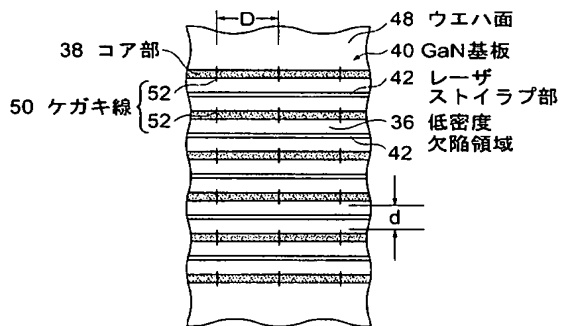
30

40

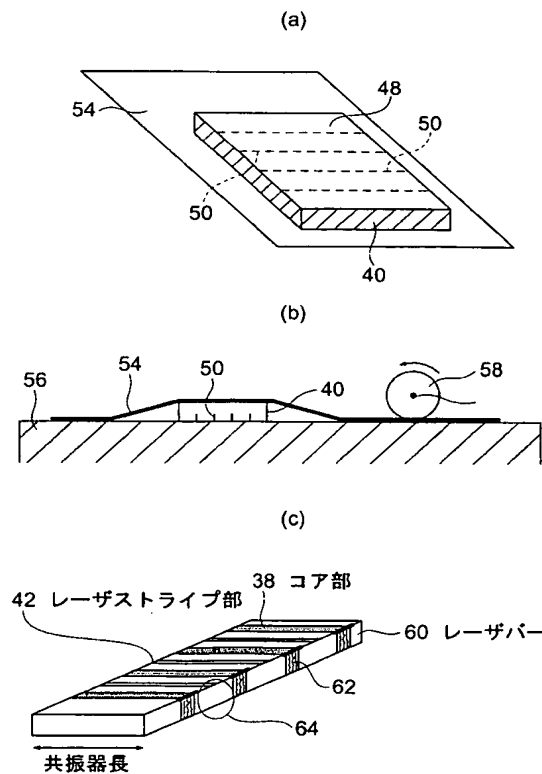
50

型 AlGaIn クラッド層、16 …… n 型 GaN 光ガイド層、18 …… InGaIn 活性層、20 …… p 型 GaN 光ガイド層、22 …… p 型 AlGaIn クラッド層、24 …… p 型 GaN コンタクト層、26 …… レーザストライプ部、28 …… SiO<sub>2</sub> 膜、30 …… p 側電極、32 …… n 側電極、34 …… 新規な構成の GaN 単結晶基板、36 …… 低密度欠陥領域、38 …… 高密度欠陥領域（コア部）、40 …… GaN 基板の基板領域、42 …… レーザストライプ部、44 …… GaN 系半導体レーザ素子、46 …… 積層構造に転移した高密度欠陥領域、48 …… ウエハの積層構造側のウエハ面、50 …… ケガキ線、52 …… ケガキ短線、54 …… 粘着シート、56 …… ゴム台、58 …… ローラ、60 …… レーザバー、62 …… コア部の端部劈開面、64 …… レーザストライプの端部劈開面。

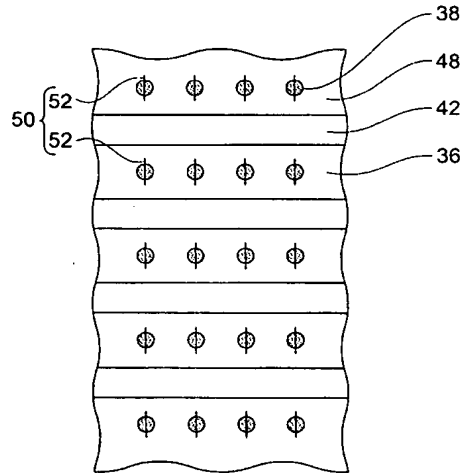
【図 1】



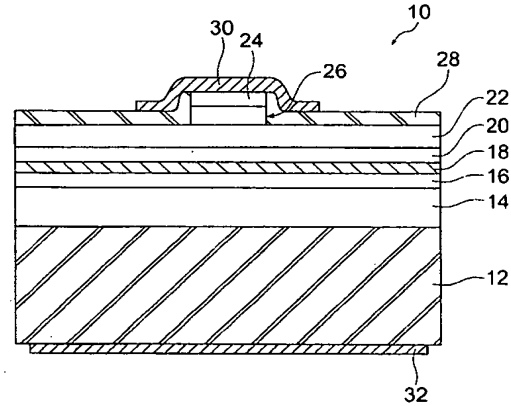
【図 2】



【図 3】

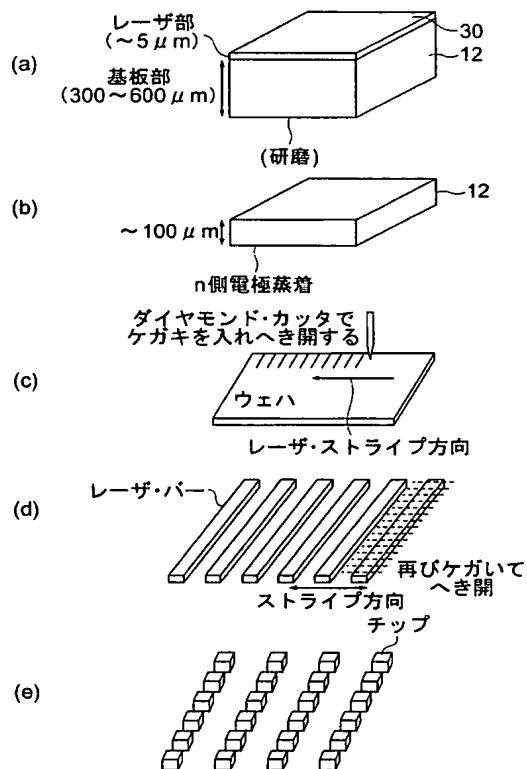


【図 4】

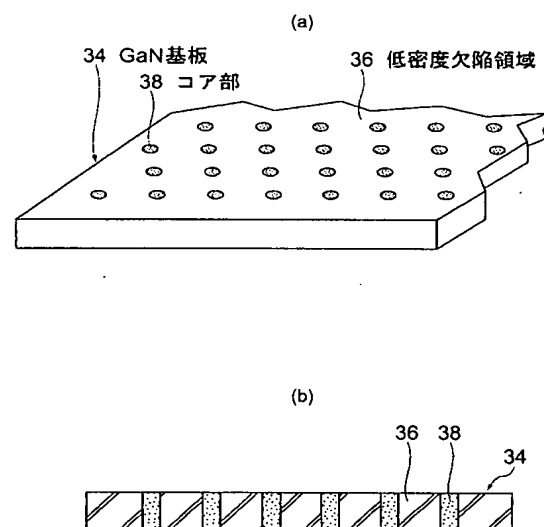


- 10 GaN系半導体レーザ素子
- 12 n型GaN基板
- 14 n型AlGaInクラッド層
- 16 n型GaN第1光ガイド層
- 18 InGaIn活性層
- 20 p型InGaIn第2光ガイド層
- 22 p型AlGaInクラッド層
- 24 p型GaNコンタクト層
- 26 リッジストライプ部
- 28 絶縁膜
- 30 p側電極
- 32 n側電極

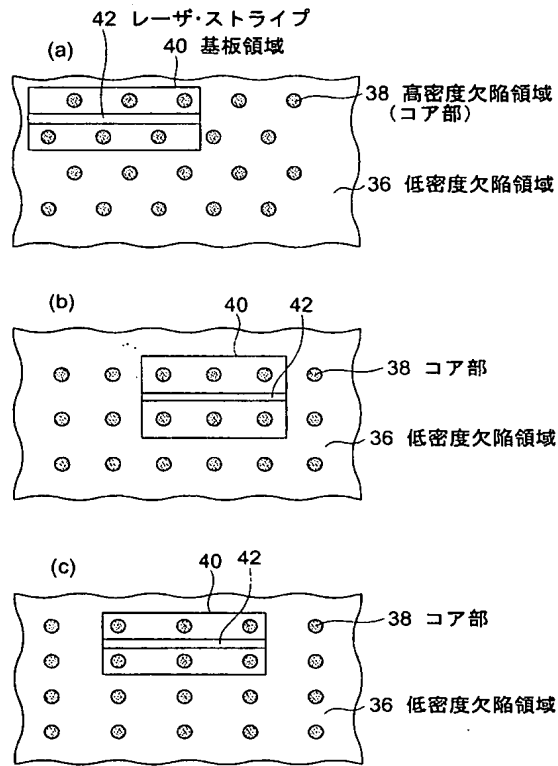
【図 5】



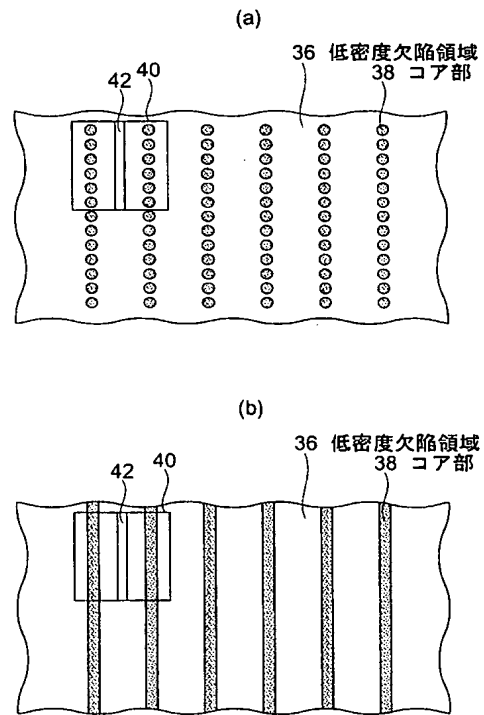
【図 6】



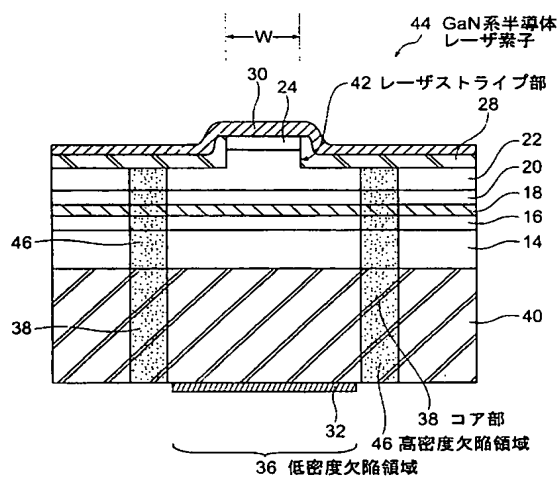
【図 7】



【図 8】



【図 9】



フロントページの続き

【要約の続き】

【選択図】 図 1